

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-335265

(43) 公開日 平成6年(1994)12月2日

(51) Int.Cl.<sup>5</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 2 N 1/00

8525-5H

// H 0 1 L 21/302

J

審査請求 未請求 請求項の数 3 O L (全 7 頁)

(21) 出願番号 特願平5-118609

(22) 出願日 平成5年(1993)5月20日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 佐藤 淳一

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74) 代理人 弁理士 小池 晃 (外2名)

(54) 【発明の名称】 マイクロマシンの製造方法

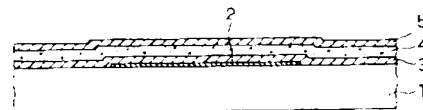
(57) 【要約】

【目的】 マイクロマシンの製造工程において、犠牲層の形成と除去を簡略化する。

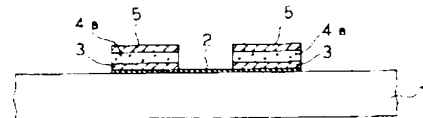
【構成】 最終的に可動部材となる材料層を囲繞する犠牲層の少なくとも一部を、昇華性および/または熱分解性の堆積性物質を用いて形成する。たとえば、静電マイクロモータの製造工程中、ポリシリコン層からなるロータ4aを上下方向から挟むSiO<sub>2</sub>、犠牲層3、または、ロータ4aと共通パターンにてエッチングする。このパターンの側壁面上にS（イオウ）または窒化イオウ系化合物をプラズマCVD等により堆積させ、S犠牲層6または窒化イオウ系犠牲層8を自己整合的に形成する。S犠牲層6または窒化イオウ系犠牲層8は、ウェットエッチングを行わなくとも、ウェハを加熱すれば昇華もしくは分解し、除去される。

【効果】 犠牲層のパターニングのためのフォトリソグラフィを省略できる。

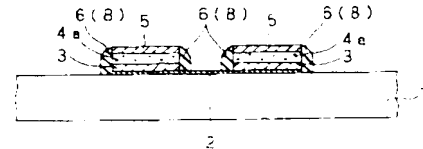
(a)



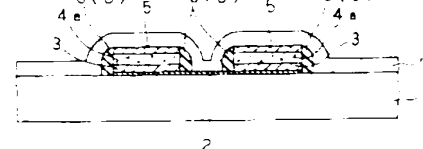
(b)



(c)



(d)



### 【特許請求の範囲】

【請求項1】 所定のパターンに加工された第1の材料層を再掲する犠牲層を基板上に形成し、該第1の材料層を部分的に溶解する第2の材料層を形成した後に該犠牲層を等方的に除去することにより、前記基板から遊離した前記第1の材料層をもって可動部材を形成するマイクロマシンの製造方法において、前記犠牲層の少なくとも一部を昇華生および/または熱分解性の堆積性物質を用いて形成することを特徴とするマイクロマシンの製造方法。

【請求項2】 前記犠牲層中、前記材料層のパターンの側壁部分を前記堆積性物質を用いて自己整合的に形成することを特徴とする請求項1記載のマイクロマシンの製造方法。

【請求項3】 前記堆積性物質は原料ガスから熱分解生成するイオウまたは窒化イオウ系化合物の少なくとも一部であることを特徴とする請求項1または請求項2に記載のマイクロマシンの製造方法。

### 【発明の詳細な説明】

#### 【0001】

【産業上の利用分野】 本発明はフォトファブリケーション技術を用いたマイクロマシンの製造方法に関し、特に犠牲層の形成および除去プロセスを簡略化する方法に関する。

#### 【0002】

【従来の技術】 今日の高度情報化社会は、数ミリ角の半導体チップ上に100万個以上のトランジスタを作成可能な高度なエレクトロニクス技術に支えられたものである。かかる電気要素の微細化に対し、空間的な運動を可能とする機械要素の微細化が1980年代に提唱された。これを具現化したものが、マイクロマシンであり、各種センサ、超音波振動子、微細作業機械、狭所作業機械等の広範囲な応用が期待されている。

【0003】 マイクロマシンに高度な機能を実現させるためには、センサ、制御回路、アクチュエータ等を一体集積化することが不可欠である。しかし、これら要素のオータの微小な要素を組み立てる作業は、従来の機械加工技術の延長では実現不可能である。かかる事情から、目下研究が進められているマイクロマシンの多くはシリコン基板上に作成され、各部の加工には半導体集積回路で培われた微細加工技術が適用されている。

【0004】 中でも、フォトマスク上のパターンを投影露光により一括して転写するフォトファブリケーション技術は、複雑なシステムを組み立てた代価に作り上げることもできる「ブリアセ」プロセスと呼ばれる特徴を持っており、平面加工を行うための極めて重要な技術となっている。

【0005】 このフォトファブリケーション技術は、基本的に基板上に成膜された材料層をパターンニングする等の平面加工を行うものである。しかし、マイクロマシ

ンは集積回路とは異なり物理的な可動部分を有する。このため、基板から遊離した微小部品や、この微小部品を所定位置関係に保持する予め決め部分等の複雑な構造を形成するための立体的加工は必要である。

【0006】 立体加工は、エッチング速度の結晶面方位依存性を巧みに利用したウェットエッチング等によってもある程度実現することができ、マイクロマシン製造において最も特色のある固有の技術は、犠牲層エッチングである。これは、将来可動部分となるパターンを周囲を該パターンと逆相性のとれる材料、すなわち犠牲層で覆解とも言う。して取り巻いておき、最終的に上記パターンを基板から分離する必要がある時にこの犠牲層を等方的なエッチング条件で除去するものである。この技術により、基板から離れて回転する歯車やロータ等が簡単に作成されている。

【0007】 一例として、典型的な静電マイクロモータの製造プロセスを、図1および図2に連続して示す。まず、図1(a)に示されるように、予め所定のパターンにポリシリコン電極12が形成された基板11の全面にCVD法等によりS12の犠牲層13とポリシリコン層14を順次堆積させる。ここで、前記基板11はたとえば単結晶S1基板の表面を熱酸化し、さらにたとえばプラズマCVD法によりS12を堆積したものである。また、上記ポリシリコン層14は最終的に基板11から分離されて静電マイクロモータのロータを構成する部分である。

【0008】 次に、図1(b)に示されるように、図示されない他面のレジスト・マスクを用いて上記ポリシリコン層14とS12の犠牲層13をエッチングする。このエッチングにより、ポリシリコン層14からロータ14aの原型が形成される。次に、図1(c)に示されるように、基体の全面にS12の犠牲層13を堆積させる。

【0009】 さらに、図1(d)に示されるように、フォトリソグラフィおよびドライエッチングにより上記S12の犠牲層13をパターンニングする。これにより、ロータ14aはS12の犠牲層13、14に完全に包囲される。

【0010】 次に、図1(e)に示されるように、基体の全面にポリシリコン層14を堆積させる。さらに、これをフォトリソグラフィとドライエッチングによりパターンニングし、図1(f)に示されるようにロータ14aの両側面にバンプ15a、外面側にステータ15bをそれぞれ形成する。最後にこのウェハを金ブツ酸溶液に浸漬して図1(g)の犠牲層13、14をエッチング除去すれば、図1(h)に示されるように、両側の構造から分離された回転可能なロータ14aを得ることができる。

#### 【0011】

【発明が解決しようとする課題】 ところで上記S12の犠牲層13は、その形成過程では微細なロータ14aを

完全に剥離し、エッチング除去後にはロータ14aの周囲に微細な空隙部を形成させる部分であるから、そのパターンングには通常のフोटオリソグラフィ技術が要求される。上述のプロセスでは、図1(a)に示される工程が、専らS1の犠牲層11をパターンングするために設けられている。

【0010】しかし、フोटオリソグラフィを1回行うには露光、現像、エッチングの各工程が行われ、余分に増えることはもちろん、フोटマスクを1枚作成するための露光工程が必然として生じ、その分スループットや生産性が低下する。

【0011】また、上述のようにS1の犠牲層11、11'の形成は一般にドライ・プロセス、一方その除去はウェット・プロセスにより行われる。このため、必要設備が増加することはもちろん、基板のガス開放やエッチング後の洗浄・乾燥等にかかる工程増加やスループットの低下等が懸念される。そこで本発明は、犠牲層の形成工程を削減することにより製造プロセスを簡便化し、スループットや生産性を向上させることが可能なマイクロマシンの製造方法を提供することを目的とする。

#### 【0014】

【課題を解決するための手段】本発明のマイクロマシンの製造方法は、上述の目的を達成するために提案されるものであり、前述のパターンに加えられる第1の材料層を囲繞する犠牲層を基板上に形成し、該第1の材料層を部分的に遮断する第2の材料層を形成した後に前記犠牲層を等方的に除去することにより、前記基板から遊離した前記第1の材料層をもって可動部材を形成する際に、前記犠牲層の少なくとも一部を昇華性およびまたは熱分解性の堆積性物質を用いて形成するものである。

【0015】本発明はまた、前記犠牲層中、前記材料層のパターンの側壁部分を前記堆積性物質を用いて自己整合的に形成するものである。

【0016】本発明はさらに、前記堆積性物質として原料ガスから解離生成するイオウまたは窒化イオウ系化合物の少なくとも一つを用いるものである。

#### 【0017】

【作用】本発明者は、まずウェットエッチングによらず、堆積工程と連動したドライ・プロセスにより等方的に除去可能な犠牲層を形成することを考え、昇華性およびまたは熱分解性の堆積性物質に着目した。昇華性または熱分解性、あるいはこれら両方の性質を有する堆積性物質は、基板の温度が昇華点または分解点より十分に低い温度域に維持されているとほぼその表面に堆積し、犠牲層としての機能を果たすことができる。一方、基板をおよそ昇華点または分解点より高い温度域に加熱すれば、これらの堆積性物質は容易に昇華または分解する。犠牲層の除去を行う直前に、通常、その上に形成された材料層（第2の材料層）のドライエッチングが行われているので、実用的には同じエッチング・チャンバ内で基

板を加熱するか、あるいは高真空下に接続された別チャンバへ基板を移送し、ここで基板を加熱することにより犠牲層を除去することができる。昇華生成物や分解生成物は、高真空状態によりチャンバ外へ排出される。

【0018】ここで、犠牲層11'を占める堆積性物質を用いて構成すれば、該犠牲層を除去するためのウェット・プロセスは全く不要となる。ただしこの場合には、堆積性物質からなる犠牲層自身をパターンングするためにフोटオリソグラフィを1回行う必要がある。したがって、プロセス・プロセスを経ても安定に存在し得る堆積性物質の選別や、該堆積性物質の実用的なドライエッチング方法の確立が課題となる。

【0019】これに対し、犠牲層中、特に可動部材となる材料層（第2の材料層）のパターンの側壁部分を上記堆積性物質で形成する場合には、この部分を自己整合的にできるといふメリットがある。これは、たとえばプラズマに面して設置された基板の垂直イオン入射面において、堆積性物質の堆積過程とスパッタ除去過程とが平衡化し、垂直イオン入射が起こらないパターン側壁面上においてのみ堆積が進行するような条件を採用することにより可能となる。この場合、可動部材となる材料層を上下方向から囲繞する犠牲層はたとえば従来のおりドライ・プロセスを用いて構成することが必要となるが、この上層の犠牲層のパターンングは材料層と共通のレジスト・マスクを用いて行うことができるので、フोटオリソグラフィの実施回数が減ることになる。

【0020】ところで、本発明では上記堆積性物質として、イオウ（S）または窒化イオウ系化合物の少なくとも一つを用いる。単体のイオウの堆積については本願出願人が先に特開平4-84427号公報に開示しているとおりであり、放電解離条件下でプラズマ中に遊離のSを放出できるイオウ系化合物を用いてこれを実現することができる。Sは基板がおおよそ100℃以上に加熱されると昇華除去される。

【0021】また、窒化イオウ系化合物の堆積については同様に本願出願人が先に特開平4-84427号公報に開示しており、上述のようなイオウ系化合物と窒素系化合物を含む混合気体の放電によりこれを実現することができる。なお、窒化イオウ系化合物としては様々な種類の化合物が知られているが、この場合の側壁保護膜の形成成分をなすものはポリチアジール（S11）である。窒化イオウ系化合物は、基板がおおよそ100℃以上に加熱されると昇華もしくは分解除去される。

【0022】これらのとおり窒化イオウ系化合物が用いられ、昇華・分解は基板上に何らパーティクル汚染を惹起させるものではない。

#### 【0023】

【実施例】以下、本発明の具体的な実施例について説明する。

#### 【0024】実施例1

本実施例は、本発明を静電マイクロモータの製造に適用し、ロータの上下面の犠牲層をS-1の層、側壁面上の犠牲層をS-2の堆積層で構成したものである。このプロセスを、図1および図2を参照しながら説明する。まず、図1(a)に示されるように、予め形成したパターンにポリシリコン電極が形成された基板1の上面にV1法によりS-1の犠牲層3とポリシリコン層4とを順次堆積し、さらに上記ポリシリコン層4の表面を熱酸化してS-1の犠牲層5を形成した。ここで、前記基板1はたとえ非晶質Si基板の表面を熱酸化し、さらにたとえプラズマV1法によりS-1の層を堆積させたものである。また、上記ポリシリコン層4は最終的に基板1から分離されて静電マイクロモータのロータとなる部分である。

【0025】次に、図1(b)に示されるように、図示されない共通のレジスト・マスクを用いて上記S-1の犠牲層3、ポリシリコン層4、S-1の犠牲層5の積層膜をエッチングし、ロータ4aを形成した。このときのロータ4aの平面形状は、円形である。外周側に楕円形の凹部が形成されたものである。この工程のメリットは、1回のフォトリソグラフィで上記犠牲層にサイトエッチされた状態のロータ4aを形成できることである。ただし、ドライエッチングに際してはエッチング特性の異なる材料層の積層膜を連続的に加工する必要があるため、フッ素系エッチング種を用い、S-1のとS-1との間のエッチング選択性を意図的に低下させた条件で一括してエッチングを行った。エッチング終点は、予め測定されたエッチング速度にもとづき、時間管理により決定した。

【0026】なお、上記エッチングが薄いポリシリコン電極2を下地として行われるため、より高い下地選択性を達成するためには、各層の境界近傍の時点でS-1のとS-1の各々に対して最適化されたエッチング条件を切り替えながらエッチングを行うことが、特に望ましい。

【0027】次に、パターン1の側壁面上にSからなる犠牲層を形成するため、上記のウェハを有磁場マイクロプラズマV1装置にセットし、一例として上記の条件で放電を行った。

S-1の流量 500 sccm  
ガス圧 1.5 mmHg  
マイクロ波パワー 850 W (2.45 GHz)  
RFバイアス・パワー 30 W (2 MHz)  
ウェハ載置電極温度 0℃ (アルコール系冷却使用)

この放電条件は、速度をRFバイアス・パワーを増加して垂直・オシロトシクある程度のイオン・スバ・タ作用を及ぼすことにより、S-1のから解離生成するSをパターン側壁面上にのみ選択的に堆積させることを意図したものである。この結果、図1(c)に示されるよう

に、パターン1の側壁面上にS犠牲層6が形成された。このS犠牲層6の形成は自己整音的に行われるので、パターン1のためのフォトリソグラフィは不要である。

【0028】次に、図1(d)に示されるように、ウェハの全面、一例としてV1法よりアモルファス・シリコン層7を堆積させた。このときのV1は、S犠牲層6を昇華させないよう、ウェハ温度を室温近傍に維持しながら行った。さらに、このアモルファス・シリコン層7をフォトリソグラフィとドライエッチングによりパターン7とし、図2(a)に示されるように、上記ロータ4aの内周部の一部重なるハプ7aと、外周部の一部重なるステータ7bとを形成した。上記ステータ7bは平面的には放射状に配列された複数の電極であり、これら各電極への偏り電圧を加えることによりロータ4aを吸引し、これを回転させる。

【0029】次に、上記ウェハを希フッ酸溶液に浸漬し、図2(b)に示されるように、S-1の犠牲層5を除去した。次に、ウェハを400〜600℃に加熱し、図2(c)に示されるようにS犠牲層6を昇華除去した。S犠牲層6の昇華のみを目的とするならば、600℃程度の加熱で十分であるが、ここではアモルファス・シリコンの結晶化アニールを兼ねるために高温加熱を行った。この結果、ハプ7aとステータ7bはそれぞれハプ7aとステータ7bに変化した。

【0030】さらに、上記ウェハを再び希フッ酸溶液に浸漬して図2(d)に示されるようにS-1の犠牲層3を除去し、ロータ4aを周囲の構造から完全に分離させた。

【0031】上述の静電マイクロモータの製造プロセスにおいて、フォトリソグラフィを行ったのはロータ4aのパターニング時【図1(b)】、およびハプ7aとステータ7bのパターニング時【図2(d)】の2回であり、図3ないし図4を用いて説明した従来のプロセスに比べて1回減らすことができた。

#### 【0032】実施例2

本実施例では、同様の静電マイクロモータの製造プロセスにおいて、S犠牲層6の堆積効率を向上させた。本実施例のプロセスは、実施例1でほぼ述べたとおりである。ただし、S犠牲層6の形成条件は、以下のように変更した。

#### 【0033】

S-1の流量 500 sccm  
H-1の流量 5 sccm  
ガス圧 1.5 mmHg  
マイクロ波パワー 850 W (2.45 GHz)  
RFバイアス・パワー 30 W (2 MHz)  
ウェハ載置電極温度 0℃ (アルコール系冷却使用)

ここでH-1を添加しているのは、S-1のから解離生成するSの一部を捕捉してHを付与化し、Hの形で除

おすることにより、反応系のS/F比（S原子数とF原子数の比）を上昇させ、相対的に酸素堆積させ易くするためである。この結果、実施例1に比べてウェハの温度条件を緩和したにもかかわらず、効果的に、犠牲層を堆積させることができた。

#### 【例3】実施例2

本実施例では、静電マイクロモータの製造プロセスにおいて、窒化イオウ系犠牲層を形成した。本実施例のプロセスも、実施例1でほぼ共通したとおりである。ただし、本実施例では窒化イオウ系化合物を生成させるために、一例として下記の条件でプラズマCVDを行った。

#### 【例3-1】

S-源：流量 200 sccm  
F-源：流量 100 sccm  
ガス圧 1.0 Torr  
マイクロ波パワー 800 W (2.45 GHz)  
ドープバイアス・パラー 200 W (2.45 MHz)  
ウェハ設置電極温度 1000℃ (例3)

【例3-2】このプラズマCVDの過程では、S<sub>2</sub>F<sub>6</sub>から生成するS原子とF<sub>2</sub>から生成するF原子とが反応し、ポリチアジール(S<sub>2</sub>F<sub>4</sub>)に代表される窒化イオウ系化合物が生成した。この窒化イオウ系化合物は、前述の単体のSに比べて昇華・分解温度が低いため、ウェハ設置電極温度を先の各実施例よりも落としているにもかかわらず、垂直イオン入射の起こらないパターン側壁面上に効果的に堆積し、窒化イオウ系犠牲層を形成した。

【例3-3】本実施例においても、後工程でアモルファス・シリコン層の成膜時にはウェハ温度を窒化イオウ系犠牲層が除去されない範囲に維持する必要はあるが、この温度も実施例1よりは若干高めることができた。

【例3-4】以上、本発明を例1の実施例にもとづいて説明したが、本発明はこれらの実施例に何ら限定されるものではない。たとえば、S犠牲層を形成するための原料ガスとしては、上述のS<sub>2</sub>F<sub>6</sub>の他、S<sub>2</sub>F<sub>8</sub>、S<sub>2</sub>F<sub>10</sub>、S<sub>2</sub>F<sub>12</sub>、S<sub>2</sub>F<sub>14</sub>、S<sub>2</sub>F<sub>16</sub>、S<sub>2</sub>F<sub>18</sub>、S<sub>2</sub>F<sub>20</sub>、S<sub>2</sub>F<sub>22</sub>、S<sub>2</sub>F<sub>24</sub>等の各種ハロゲン化イオウ、あるいはH<sub>2</sub>S等のイオウ系化合物を含むガスを用いることができる。

【例3-5】また、窒化イオウ系犠牲層を形成するための原料ガスとしては、上記イオウ系化合物に窒素系化合物を混合したガスを用いれば良い。このときの窒素系化合物としては、上述のN<sub>2</sub>に代えてNF<sub>3</sub>を用いても良い。NF<sub>3</sub>は、Sと反応して成膜性の低い硫黄化ナトリウムを生成させるため、推奨されない。これらS犠牲層や窒化イオウ系犠牲層の形成を促進するために反応系のS/F比を高める化合物としては、上記F<sub>2</sub>の他、F<sub>2</sub>OやSF<sub>6</sub>系化合物を用いることができる。

【例3-6】この他、製造されるマイクロモータの種類、サンプル・ウェハの構成、犠牲層の形成条件、使用する製造装置、プロセスの細目等が本発明の趣旨を逸脱しない範囲で適宜変更可能であることは、言うまでもない。

#### 【例4】

【発明の効果】以上の説明からも明らかなように、本発明によれば犠牲層の少なくとも一部を昇華性およびまたは熱不溶性の堆積性物質を用いて形成することにより、犠牲層の除去が容易となり、生産性を向上させることができる。特に、パターン側壁部分の犠牲層を自己整合的に形成する場合には、従来、犠牲層のパターニング用に付随していたフォトリソグラフィを省略することも可能であり、製造コストを低減することができる。本発明において堆積性物質として用いられるSおよび窒化イオウ系化合物は、いずれも実用的な温度範囲で堆積もしくは除去することが可能であり、しかもパーティクル汚染の懸念のない物質である。

#### 【図面の簡単な説明】

【図1】本発明を静電マイクロモータの製造に適用したプロセス例をその工程順にしたがって示す概略断面図であり、(a)は基板上にポリシリコン層とその上下のS<sub>2</sub>F<sub>6</sub>犠牲層からなる積層膜を形成した状態、(b)はこの積層膜をロータの形状にパターニングした状態、(c)はロータのパターンの側壁面上にSまたは窒化イオウ系化合物からなる犠牲層を開成した状態、(d)はウェハの全面にアモルファス・シリコン層を堆積させた状態をそれぞれ表す。

【図2】図1のプロセス例の続きを示す概略断面図であり、(e)は上記アモルファス・シリコン層をパターニングしてハブとステータを形成した状態、(f)はロータの上面側のS<sub>2</sub>F<sub>6</sub>犠牲層を除去した状態、(g)はSまたは窒化イオウ系化合物からなる犠牲層を除去した状態、(h)はロータの下面側のS<sub>2</sub>F<sub>6</sub>犠牲層を除去した状態をそれぞれ表す。

【図3】従来の静電マイクロモータの典型的な製造プロセス例をその工程順にしたがって示す概略断面図であり、(a)は上面側のS<sub>2</sub>F<sub>6</sub>犠牲層とポリシリコン層からなる積層膜を形成した状態、(b)はこの積層膜をロータの形状にパターニングした状態、(c)はウェハの全面に上面側のS<sub>2</sub>F<sub>6</sub>犠牲層を堆積させた状態、(d)はこのS<sub>2</sub>F<sub>6</sub>犠牲層をパターニングした状態をそれぞれ表す。

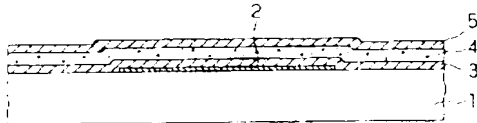
【図4】図3のプロセス例の続きを示す概略断面図であり、(e)はウェハの全面にポリシリコン層を堆積させた状態、(f)はこのポリシリコン層をパターニングしてハブとステータを形成した状態、(g)はウェハのエッチングを行ってロータの犠牲層を全て除去した状態をそれぞれ表す。

#### 【符号の説明】

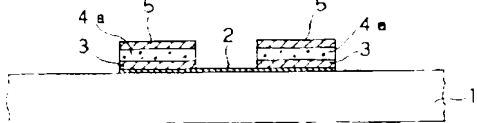
- 1 . . . 基板  
 2 . . . ポリシリコン電極  
 3, 5 . . . SiO<sub>2</sub> 犠牲層  
 4 . . . ポリシリコン層  
 4a . . . コータ

【図1】

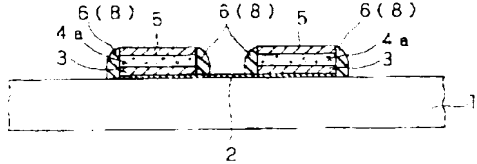
(a)



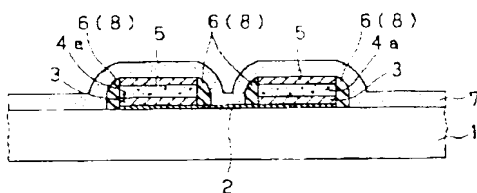
(b)



(c)



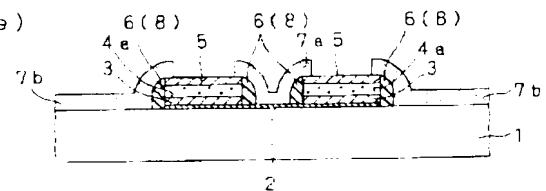
(d)



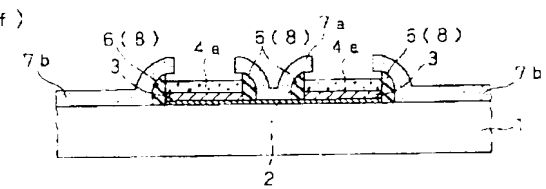
- 6 . . . S 犠牲層  
 7 . . . アモルファス・シリコン層  
 7a, 7ap . . . ハブ  
 7b, 7bp . . . ステータ  
 8 . . . 窒化イオウ系犠牲層

【図2】

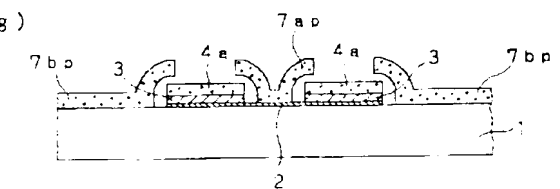
(e)



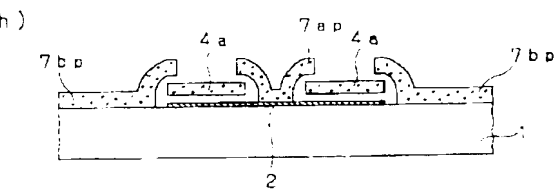
(f)



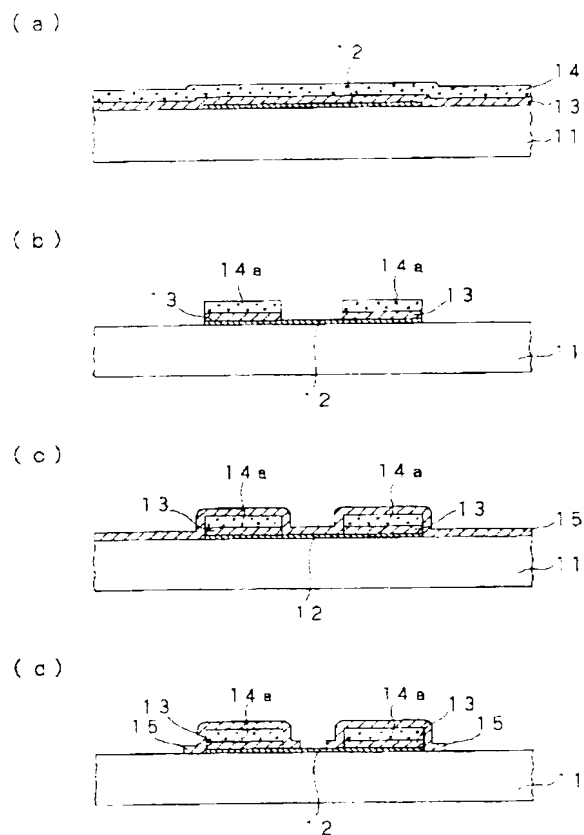
(g)



(h)



【図3】



【図4】

